

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of :
Toshiyuki TAKIZAWA :
Serial No. NEW : **Attn: APPLICATION BRANCH**
Filed March 3, 2004 : Attorney Docket No. 2004_0347A

P-TYPE SEMICONDUCTOR AND
SEMICONDUCTOR HETERO MATERIAL
AND MANUFACTURING METHODS THEREOF

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEES FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975

CLAIM OF PRIORITY UNDER 35 USC 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450


Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2003-059520, filed March 6, 2003, and Japanese Patent Application No. 2003-306459, filed August 29, 2003, as acknowledged in the Declaration of this application.

Certified copies of said Japanese Patent Applications are submitted herewith.

Respectfully submitted,

Toshiyuki TAKIZAWA

By 

Michael S. Huppert
Registration No. 40,268
Attorney for Applicant

MSH/kjf
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
March 3, 2004



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 8 月 2 9 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 0 6 4 5 9
Application Number:

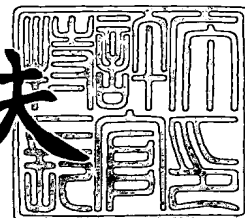
[ST. 10/C] : [J P 2 0 0 3 - 3 0 6 4 5 9]

出 願 人 松 下 電 器 産 業 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 1 1 5 7 9

【書類名】 特許願
【整理番号】 2925050032
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/22
H01L 33/00
【発明者】
【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
【氏名】 瀧澤 俊幸
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100109210
【弁理士】
【氏名又は名称】 新居 広守
【手数料の表示】
【予納台帳番号】 049515
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0213583

【書類名】 特許請求の範囲**【請求項 1】**

p 型半導体層と、前記 p 型半導体層と接合し、前記 p 型半導体層から正孔の注入を受ける目標材料層とを備える半導体ヘテロ接合材料であって、

前記 p 型半導体層は、当該 p 型半導体層の構成元素の価電子数よりも少ない価電子数を有するアクセプタ元素と、当該 p 型半導体層の構成元素と同一の価電子数を有し、かつ、当該 p 型半導体層の構成元素よりも小さい電気陰性度を有する局在バンド形成元素とを含み、

前記目標材料層は、前記 p 型半導体層を構成する少なくとも 1 つの元素の電子親和力よりも小さい電子親和力の元素を構成元素とする

ことを特徴とする半導体ヘテロ接合材料。

【請求項 2】

前記局在バンド形成元素は、前記目標材料層の価電子帯上端エネルギーと同程度または低エネルギー側にエネルギーバンドを形成する

ことを特徴とする請求項 1 に記載の半導体ヘテロ接合材料。

【請求項 3】

前記目標材料層は、さらに、前記アクセプタ元素を含む

ことを特徴とする請求項 1 又は 2 に記載の半導体ヘテロ接合材料。

【請求項 4】

前記 p 型半導体層は、前記目標材料層の格子定数よりも小さな格子定数を有し、

前記 p 型半導体層と目標材料層との接合部において、引っ張り歪みを有する

ことを特徴とする請求項 1～3 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 5】

前記 p 型半導体層は、前記目標材料層と異なる結晶構造を有する

ことを特徴とする請求項 1～4 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 6】

前記 p 型半導体層と目標材料層との接合部において、欠陥およびダングリングボンドが無い

ことを特徴とする請求項 1～5 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 7】

前記 p 型半導体層と目標材料層との接合部において、双方の面方位あるいは面内の原子配列の方向、もしくはその両方が異なる

ことを特徴とする請求項 1～6 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 8】

前記半導体ヘテロ接合材料は、さらに、

前記 p 型半導体層と目標材料層との間に、前記 p 型半導体層および目標材料層の組成が混在する中間層を備える

ことを特徴とする請求項 1～7 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 9】

前記 p 型半導体層はアモルファスまたは多結晶構造を有する

ことを特徴とする請求項 1～8 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 10】

前記目標材料層は高濃度の n 型半導体層である

ことを特徴とする請求項 1～9 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 11】

前記目標材料層はアルミニウムインジウムガリウム窒素層（インジウム含有量 0～100%、アルミニウム含有量 0～100%）である

ことを特徴とする請求項 1～10 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 12】

前記 p 型半導体層は、窒化物半導体層である

ことを特徴とする請求項 11 に記載の半導体ヘテロ接合材料。

【請求項 13】

前記目標材料層は窒化ガリウム層であり、前記 p 型半導体層は硼素アルミニウムガリウム窒素層（硼素含有量 0～100%、ガリウム含有量 0～100%）である

ことを特徴とする請求項 12 に記載の半導体ヘテロ接合材料。

【請求項 14】

前記 p 型半導体層は窒化アルミニウム層であり、前記局在バンド形成元素は磷あるいは砒素である

ことを特徴とする請求項 13 に記載の半導体ヘテロ接合材料。

【請求項 15】

前記 p 型半導体層は酸化物半導体層である

ことを特徴とする請求項 1～11 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 16】

前記 p 型半導体層は弗化物半導体層である

ことを特徴とする請求項 1～11 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 17】

前記 p 型半導体層は下地のバッファ層である

ことを特徴とする請求項 1～11 のいずれか 1 項に記載の半導体ヘテロ接合材料。

【請求項 18】

請求項 1～17 のいずれか 1 項に記載の半導体ヘテロ接合材料を備える

ことを特徴とする半導体素子。

【請求項 19】

半導体基板上に形成され、p 型半導体層と、前記 p 型半導体層と接合し、前記 p 型半導体層から正孔の注入を受ける目標材料層とを備える半導体ヘテロ接合材料の製造方法であって、

結晶成長法により、前記半導体基板上に 1 層以上の半導体層を形成する半導体層形成ステップと、

結晶成長法により、前記半導体層上に前記 p 型半導体層を形成する p 型半導体層形成ステップと、

結晶成長法により、前記 p 型半導体層上に前記目標材料層を形成する目標材料層形成ステップと

を含むことを特徴とする半導体ヘテロ接合材料の製造方法。

【請求項 20】

前記半導体ヘテロ接合材料が備える p 型半導体層は、前記 p 型半導体層の構成元素の価電子数よりも少ない価電子数を有するアクセプタ元素と、前記 p 型半導体層の構成元素と同一の価電子数を有し、かつ、前記 p 型半導体層の構成元素よりも小さい電気陰性度を有する局在バンド形成元素とを含み、

前記半導体ヘテロ接合材料の製造方法は、さらに、

イオン注入法または拡散法により、前記 p 型半導体層の前記目標材料層との接合近傍（深さ 0.1 μm まで）のみに前記局在バンド形成元素およびアクセプタ元素を添加する添加ステップを含む

ことを特徴とする請求項 19 に半導体ヘテロ接合材料の製造方法。

【書類名】明細書**【発明の名称】** 半導体ヘテロ接合材料およびその製造方法**【技術分野】****【0001】**

本発明は、半導体ヘテロ接合材料に関するものであり、特に、p型半導体層を備える半導体ヘテロ接合材料に関するものである。

【背景技術】**【0002】**

窒化ガリウムをベースにした窒化物半導体は、青色発光素子や高速高耐圧素子等の半導体素子への応用が期待されている。

【0003】

しかしながら、上記半導体素子を実現かつ普及させようとしたとき、発熱による信頼性の低下という問題が生じる。つまり、窒化物半導体を構成する窒素の電気陰性度は高く、アクセプタ準位は禁制帯の深い位置に形成されるので、アクセプタ不純物をドーピングしても正孔キャリア濃度の高いp型窒化物半導体を得られず、p型窒化物半導体を用いた半導体素子において、電極とのオーミック抵抗および半導体内の電気抵抗が高くなり、発熱による信頼性の低下が起きるのである。例えば、マグネシウムをアクセプタ不純物としてドーピングした窒化ガリウムにおいて、活性化エネルギーは、約200meVあり、約26meVという室温における熱エネルギーと比較して非常に大きく、正孔キャリア濃度の高いp型窒化ガリウム半導体は得られない。

【0004】

このような問題を解決する技術として、p型窒化物半導体のアクセプタ準位の近傍に電子で満たされたエネルギーバンド（以下、局在バンドという）を形成させる技術がある。これは、窒化物半導体を構成する窒素の一部を、隣あるいは砒素等の窒素と同じ価電子数で窒素よりも小さな電気陰性度の元素に置き換えることで、正孔の活性化効率を向上させ、半導体素子の発熱による信頼性の低下を防ぐものである。なお、上記局在バンドの形成に関する先行事例として、「半導体発光素子」（特許文献1参照）があるが、これは、発光波長域を可視光にすることを目的とするものであって、半導体素子の発熱による信頼性の低下を防ぐことを目的とするものではない。

【特許文献1】特開平7-249820号公報

【発明の開示】**【発明が解決しようとする課題】****【0005】**

しかしながら、上記局在バンドを形成させる技術では、正孔の活性化効率を向上させ、正孔の活性化効率に起因する半導体素子の発熱による信頼性の低下の問題は解決することはできるが、半導体素子のp型半導体層と半導体層とがヘテロ接合してなる半導体ヘテロ接合材料のヘテロ接合面には大きな電気抵抗が存在するため、ヘテロ接合面における電気抵抗に起因する半導体素子の発熱による信頼性の低下の問題がある。

【0006】

そこで、本発明は、かかる問題点に鑑み、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流-電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を実現することを目的とする。

【課題を解決するための手段】**【0007】**

上記目的を達成するため、本発明の半導体ヘテロ接合材料は、p型半導体層と、前記p型半導体層と接合し、前記p型半導体層から正孔の注入を受ける目標材料層とを備える半導体ヘテロ接合材料であって、前記p型半導体層は、当該p型半導体層の構成元素の価電子数よりも少ない価電子数を有するアクセプタ元素と、当該p型半導体層の構成元素と同一の価電子数を有し、かつ、当該p型半導体層の構成元素よりも小さい電気陰性度を有する局在バンド形成元素とを含み、前記目標材料層は、前記p型半導体層を構成する少なく

とも1つの元素の電子親和力よりも小さい電子親和力の元素を構成元素とすることを特徴とする。

【0008】

ここで、前記局在バンド形成元素は、前記目標材料層の価電子帯上端エネルギーと同程度または高エネルギー側にエネルギーバンドを形成してもよい。また、前記目標材料層は、さらに、前記アクセプタ元素を含んでもよいし、前記p型半導体層は、前記目標材料層の格子定数よりも小さな格子定数を有し、前記p型半導体層と目標材料層との接合部において、引っ張り歪みを有してもよい。また、前記半導体ヘテロ接合材料は、さらに、前記p型半導体層と目標材料層との間に、前記p型半導体層と目標材料層の組成が混在した中間層を備えてもよい。

【0009】

また、前記目標材料層はアルミニウムインジウムガリウム窒素層（インジウム含有量0～100%、アルミニウム含有量0～100%）であってもよいし、前記p型半導体層は、窒化物半導体層であってもよい。また、前記p型半導体層は酸化物半導体層であってもよいし、前記p型半導体層は弗化物半導体層であってもよい。また、前記目標材料層は窒化ガリウム層であり、前記p型半導体層は硼素アルミニウムガリウム窒素層（硼素含有量0～100%、ガリウム含有量0～100%）であってもよい。また、前記p型半導体層は窒化アルミニウム層であり、前記局在バンド形成元素は燐あるいは砒素であってもよい。

【0010】

これによって、アクセプタ準位の近傍で、かつ、目標材料層の価電子帯上端と同一または低エネルギー側に局在バンドが形成されるので、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流－電圧特性に現れる電気抵抗成分を減少させることができる半導体ヘテロ接合材料を実現できるという効果が発揮される。

【0011】

また、前記p型半導体層は、前記目標材料層と異なる結晶構造を有してもよい。ここで、前記p型半導体層はアモルファスまたは多結晶構造を有してもよい。

これによって、高いp型半導体層および目標材料層を高い自由度を持って選択することができるので、設計自由度の高い半導体ヘテロ接合材料を実現できるという効果が発揮される。

【0012】

また、前記p型半導体層と目標材料層との接合部において、双方の面方位あるいは面内の原子配列の方向、もしくはその両方が異なってもよい。

これによって、結晶成長法に限られず、例えば、ウエハー融着法でも半導体ヘテロ接合材料を製造することができるので、高い自由度を持って製造方法を選択することができる半導体ヘテロ接合材料を実現できるという効果が発揮される。

【0013】

また、前記目標材料層は高濃度のn型半導体層であってもよい。

これによって、トンネル効果を利用したユニポーラデバイスを実現することができるので、p型半導体層に電極を形成するというプロセスを省略することができる半導体ヘテロ接合材料を実現できるという効果が発揮される。

【0014】

また、前記p型半導体層は下地のバッファ層であってもよい。

これによって、p型半導体層をバッファ層として利用し、半導体ヘテロ接合材料を製造することができるので、半導体ヘテロ接合材料の製造工程を簡略化することができる半導体ヘテロ接合材料を実現できるという効果が発揮される。

【0015】

本発明は、また、本発明の半導体ヘテロ接合材料を備えることを特徴とする半導体素子とすることもできる。

これによって、半導体素子は、高い正孔の活性化効率を有し、かつ、半導体ヘテロ接合

材料の電流－電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を備えることとなるので、低消費電力化を可能にする半導体素子を実現できるという効果が発揮される。

【0016】

本発明は、また、半導体基板上に形成され、p型半導体層と、前記p型半導体層と接合し、前記p型半導体層から正孔の注入を受ける目標材料層とを備える半導体ヘテロ接合材料の製造方法であって、結晶成長法により、前記半導体基板上に1層以上の半導体層を形成する半導体層形成ステップと、結晶成長法により、前記半導体層上に前記p型半導体層を形成するp型半導体層形成ステップと、結晶成長法により、前記p型半導体層上に前記目標材料層を形成する目標材料層形成ステップとを含むことを特徴とする半導体ヘテロ接合材料の製造方法とすることもできる。ここで、前記半導体ヘテロ接合材料が備えるp型半導体層は、p型半導体層の構成元素の価電子数よりも少ない価電子数を有するアクセプタ元素と、前記p型半導体層の構成元素と同一の価電子数を有し、かつ、前記p型半導体層の構成元素よりも小さい電気陰性度を有する局在バンド形成元素とを含み、前記半導体ヘテロ接合材料の製造方法は、さらに、イオン注入法または拡散法により、前記p型半導体層の前記目標材料層との接合近傍（深さ0.1 μ mまで）のみに前記局在バンド形成元素およびアクセプタ元素を添加する添加ステップを含んでもよい。

【0017】

これによって、p型半導体層が形成された後に目標材料層が形成されるので、p型半導体層の形成に際しておこなわれる加熱の温度にとらわれることなく、目標材料層を形成することができる、つまり、低温で目標材料層を形成することができる半導体ヘテロ接合材料の製造方法を実現できるという効果が発揮される。

【発明の効果】

【0018】

本発明に係る半導体ヘテロ接合材料によれば、局在バンドがアクセプタ準位の近傍で、かつ、目標材料層の価電子帯上端と同一または低エネルギー側に形成されるので、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流－電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を実現できるという効果が奏される。

【0019】

よって、本発明により、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流－電圧特性に現れる電気抵抗成分を減少させ、発熱による信頼性の低下を防ぐ半導体ヘテロ接合材料を提供することが可能となり、実用的価値は極めて高い。

【発明を実施するための最良の形態】

【0020】

以下、本発明の実施の形態における半導体ヘテロ接合材料について、図面を参照しながら説明する。

【0021】

図1は、本実施の形態における半導体ヘテロ接合材料の断面図である。

本実施の形態の半導体ヘテロ接合材料は、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流－電圧特性に現れる電気抵抗成分を減少させることを目的とするものであって、半導体基板100上に形成された正孔を生成するp型半導体層110と、p型半導体層110に形成されたp型半導体層110の正孔が注入される目標材料層120とからなる。なお、p型半導体層110と目標材料層120との間には、それぞれの組成が混在した中間層が形成されてもよい。

【0022】

ここで、半導体基板100は、サファイア、ケイ素、炭化ケイ素、砒化ガリウム、ホウ化ジルコニウム、マグネシウムアルミニウム複合酸化物、リチウムガリウム複合酸化物あるいは窒化ガリウム等の基板である。

【0023】

また、p型半導体層110は、図2に示されるように、シリコン半導体、ゲルマニウム

半導体およびダイヤモンド半導体に代表される単一元素半導体、あるいは窒化物半導体、酸化物半導体および弗化物半導体に代表される化合物半導体である母体材料 200 に、母体材料 200 を構成する元素よりも少ない価電子数を有するアクセプタ元素 210 と、母体材料 200 を構成する元素と同じ価電子数を有し、かつ、その元素よりも小さな電気陰性度を有する局在バンド形成元素 220 とが添加されてなる半導体層である。なお、p 型半導体層 110 は、アモルファスあるいは多結晶構造を有してもよい。

【0024】

また、目標材料層 120 は、p 型半導体層 110 を構成する元素の少なくとも 1 つの電子親和力よりも小さい電子親和力の元素を構成元素とする半導体層（例えば、下記の具体例 A1、A2、A3）である。なお、目標材料層 120 は、p 型半導体層 110 よりも大きな格子定数を有し、p 型半導体層 110 との接合面において引っ張り歪を有してもよい（例えば、下記の具体例 A4）。

（具体例 A1）p 型半導体層 110：p-ZnSe、局在バンド形成元素 220：Te、目標材料層 120：ZnSe

（具体例 A2）p 型半導体層 110：p-ZnSSe、局在バンド形成元素 220：Te、目標材料層 120：ZnSe

（具体例 A3）p 型半導体層 110：p-SiC、局在バンド形成元素 220：Ge、目標材料層 120：Si

（具体例 A4）p 型半導体層 110：p-AlN、局在バンド形成元素 220：P、目標材料層 120：InGaN

【0025】

以上のような構成を有する半導体ヘテロ接合材料は、結晶成長法により、半導体基板 100 上に 1 層以上の半導体層を形成し、その半導体層上に p 型半導体層 110 および目標材料層 120 を順次形成し、その後、イオン注入法あるいは拡散法により、p 型半導体層 110 の目標材料層 120 との接合面の近傍（深さ 0.1 μm ）に局在バンド形成元素 220 およびアクセプタ元素 210 を添加することにより製造される。

【0026】

図 3 は、本発明の実施の形態における半導体ヘテロ接合材料のエネルギー構造を示す図である。図 3 の縦軸はエネルギーを表し、横軸は状態密度を表している。なお、図 3 において、左側は目標材料層 120 のエネルギー構造を示し、右側は p 型半導体層 110 のエネルギー構造を示している。

【0027】

図 3 において、p 型半導体層 110 の禁制帯の価電子帯（Valence Band、以下 VB という。一方、伝導帯バンド（Conduction Band）を以下 CB という。）寄りにアクセプタ準位 300 が形成され、そのアクセプタ準位 300 の近傍で、かつ、目標材料層 120 の VB 上端と同一または低エネルギー側に局在バンド 310 が形成されている。ここで、アクセプタ準位 300 は、母体材料 200 にアクセプタ元素 210 を添加することにより形成されるものであり、局在バンド 310 は、電子で満たされ、母体材料 200 に局在バンド形成元素 220 を添加することにより形成されるものである。

【0028】

以上のようなエネルギー構造を有する半導体ヘテロ接合材料において、局在バンド 310 の電子がアクセプタ準位 300 に移動することにより局在バンド 310 に生成した正孔は、目標材料層 120 の VB に移動する。なお、局在バンド 310 の上端よりも低エネルギー側にアクセプタ準位 300 が形成されるようにアクセプタ元素 210 と局在バンド形成元素 220 とは選択されており、局在バンド 310 の電子は熱エネルギーに依らずアクセプタ準位 300 に移動する。また、局在バンド形成元素 220 の含有量がアクセプタ元素 210 の含有量よりも多くなるように、局在バンド形成元素 220 およびアクセプタ元素 210 は添加されており、非常に幅の広い局在バンド 310 が形成され、局在バンド 310 に生成した正孔は大きな抵抗を受けず目標材料層 120 の VB に移動する。

【0029】

以上のように本実施の形態によれば、局在バンド310がアクセプタ準位300の高エネルギー側で、かつ、目標材料層120のVB上端と同一または低エネルギー側に形成される。よって、アクセプタ準位300の正孔を全て活性化し、かつ、ヘテロ接合部における電気抵抗を低減することができるので、本実施の形態の半導体ヘテロ接合材料は、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流-電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を実現することができる。

【0030】

また、本実施の形態において、p型半導体層110と目標材料層120の間には、それぞれの組成が混在した中間層が形成される。よって、p型半導体層110と目標材料層120との界面での正孔のトラップが減り、ヘテロ接合部における電気抵抗を低減することができるので、本実施の形態の半導体ヘテロ接合材料は、正半導体ヘテロ接合材料の電流-電圧特性に現れる電気抵抗成分を更に減少させる半導体ヘテロ接合材料を実現することができる。

【0031】

なお、p型半導体層110と目標材料層120との接合部において欠陥およびダングリングボンドが除去されてもよい。これによって、界面ピンニングは無くなり、局在バンド310が欠陥およびダングリングボンドの影響を受けなくなるので、ヘテロ接合部における電気抵抗を低減することができ、半導体ヘテロ接合材料の電流-電圧特性に現れる電気抵抗成分を更に減少させることができる。

【0032】

また、p型半導体層110と目標材料層120との接合部において、双方の面方位あるいは面内の原子配列の方向、もしくはその両方が異なってもよい。

また、p型半導体層110および目標材料層120は、例えば、p型半導体層110が立方晶、目標材料層120が六方晶等の異なる結晶構造を有してもよい。

【0033】

また、本発明の半導体ヘテロ接合材料について、p型半導体層110あるいは目標材料層120に電極を形成すれば、良好なp型オーミック電極を得ることができる。そしてそのようなp型オーミック電極構造は、例えば半導体レーザ、発光ダイオード、バイポーラトランジスタあるいは電界効果トランジスタ等の半導体素子に対し用いることができ、それらの電流-電圧特性を向上させることができる。

【0034】

また、本実施の形態において、p型半導体層110にのみアクセプタ元素210が添加されるとした。しかし、p型半導体層110だけでなく、目標材料層120にもアクセプタ元素210が添加されてもよい。このとき、半導体ヘテロ接合材料は、イオン注入法あるいは拡散法により、p型半導体層110の目標材料層120との接合面近傍にアクセプタ元素210および局在バンド形成元素220を添加した後、さらに目標材料層120のp型半導体層110との接合面近傍にもアクセプタ元素210を添加することにより製造される。

【0035】

また、本実施の形態において、アクセプタ準位300が局在バンド310の上端よりも低くなるようにアクセプタ元素210と局在バンド形成元素220とを選択した。しかし、アクセプタ準位300が局在バンド310の上端よりも高く、かつ、アクセプタ準位300と局在バンド310の上端とのエネルギー差が室温における熱エネルギーよりも小さくなるようにアクセプタ元素210と局在バンド形成元素220とを選択してもよい。

【0036】

また、半導体基板100上に1層以上の半導体層を形成するとした。しかし、p型半導体層110を下地のバッファ層として用い、半導体基板100上に1層以上の半導体層を形成しなくてもよい。

【0037】

また、目標材料層120は高濃度のn型半導体であってもよい。この場合、半導体ヘテ

ロ接合材料に活性層およびN型半導体層を接合させることで、半導体ヘテロ接合材料は、図4に示されるようなエネルギー構造を有するユニポーラデバイスを実現することができ、p型半導体層に電極を形成するというプロセスを省略することができる。

【0038】

(実施例)

次に、本実施の形態の半導体ヘテロ接合材料の具体例を、実施例によって示す。

図5は、本実施例における窒化ガリウム系材料を用いた半導体ヘテロ接合材料の構成を示す図である。

【0039】

本実施例の半導体ヘテロ接合材料は、p型半導体層110としての $Al_xGa_{1-x}N$ 層510 ($0 \leq x \leq 1$)と、目標材料層120としてのGaN層520とからなり、 $Al_xGa_{1-x}N$ 層510には、アクセプタ元素210としてのマグネシウムが添加され、局在バンド形成元素220としての砒素が添加されている。なお、p型半導体層110として、砒素アルミニウムガリウム窒素($B_yAl_xGa_{1-x-y}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1$))を用いてもよいし、目標材料層120として、アルミニウムインジウムガリウム窒素($Al_xIn_yGa_{1-x-y}N$ ($0 \leq x \leq 1, 0 \leq y \leq 1$))を用いてもよいし、局在バンド形成元素220として、燐を用いてもよい。

【0040】

以上のような構成を有する半導体ヘテロ接合材料は、結晶成長法により、サファイア基板上に $Al_xGa_{1-x}N$ 層510およびGaN層520をエピタキシャル成長させ、その後、イオン注入法により、 $Al_xGa_{1-x}N$ 層510のGaN層520との接合面の近傍(深さ $0.1 \mu m$)に砒素およびマグネシウムを添加することにより製造される。なお、砒素およびマグネシウムは、拡散法により添加されてもよい。

【0041】

図6は、本実施例における半導体ヘテロ接合材料のエネルギー構造を示す図である。図6の縦軸は任意単位を表し、横軸はエネルギーを表し、VBM of GaNはGaNの価電子帯バンド端のエネルギー位置($-8.37 eV$)を表している。なお、図6は AlN 層と、砒素(砒素添加量: 3族元素の3%)およびマグネシウム(マグネシウム添加量: $10^{20} cm^{-3}$)が添加されたGaN層とからなる半導体ヘテロ接合材料に関するものであり、図6(a)は砒素およびマグネシウムが添加されていないときのエネルギー構造を示し、図6(b)は砒素のみが添加されたときのエネルギー構造を示し、図6(c)は砒素およびマグネシウムの両方が添加されたときのエネルギー構造を示している。

【0042】

図6より、砒素およびマグネシウムが添加されていないとき、GaNのバンド端近傍に局在バンドは形成されていないが(図6(a))、砒素を添加することにより、 $-8.47 eV$ 、 $-8.53 eV$ 近傍に局在バンドが形成されるので(図6(b)(c))、マグネシウムは局在バンドを形成することがわかる。また、マグネシウムが添加されることにより、局在バンドが低下しているので、マグネシウムは、局在バンドの上端よりも低エネルギー側にアクセプタ準位を形成することがわかる。さらに、局在バンドは、 $-8.37 eV$ よりも低エネルギー側に形成されているので、GaNはその価電子帯バンド端を局在バンドよりも高エネルギー側に有することがわかる。

【0043】

以上のように本実施例の窒化ガリウム系材料を用いた半導体ヘテロ接合材料によれば、局在バンドがアクセプタ準位の高エネルギー側で、かつ、GaN層520のVB上端よりも低エネルギー側に形成される。よって、アクセプタ準位の正孔を全て活性化し、かつ、ヘテロ接合部における電気抵抗を低減することができるので、本実施例の半導体ヘテロ接合材料は、正孔の活性化効率を向上させ、かつ、半導体ヘテロ接合材料の電流-電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を実現することができる。

【0044】

なお、p型半導体層110としてZnO層を用い、目標材料層120としてMgOを用

いてもよいし、p 型半導体層 110 として LiF 層を用い、目標材料層 120 として CaF₂ 層を用いてもよい。

【0045】

また、サファイア基板上に Al_xGa_{1-x}N 層 510 および GaN 層 520 をエピタキシャル成長させるとしたが、窒化ガリウム系材料がエピタキシャル成長可能であればそれにかぎられず、炭化ケイ素基板等であってもよい。特に、Al_xGa_{1-x}N 層 510 と GaN 層 520 との接合面において引っ張り歪みを生じさせる基板であれば、歪みにより局在バンドを制御することができるので好ましい。

【産業上の利用可能性】

【0046】

本発明は、半導体ヘテロ接合材料に利用でき、特に半導体レーザ、発光ダイオード、バイポーラトランジスタあるいは電界効果トランジスタ等の半導体素子に利用することができる。

【図面の簡単な説明】

【0047】

【図1】 本発明の実施の形態における半導体ヘテロ接合材料の断面図である。

【図2】 同実施の形態における p 型半導体層 110 の構成を概念的に示す図である。

【図3】 同実施の形態における半導体ヘテロ接合材料のエネルギー構造を示す図である。

。

【図4】 同実施の形態の半導体ヘテロ接合材料を用いたユニポーラデバイスのエネルギー構造を示す図である。

【図5】 本発明の実施例における窒化ガリウム系材料を用いた半導体ヘテロ接合材料の構成を示す図である。

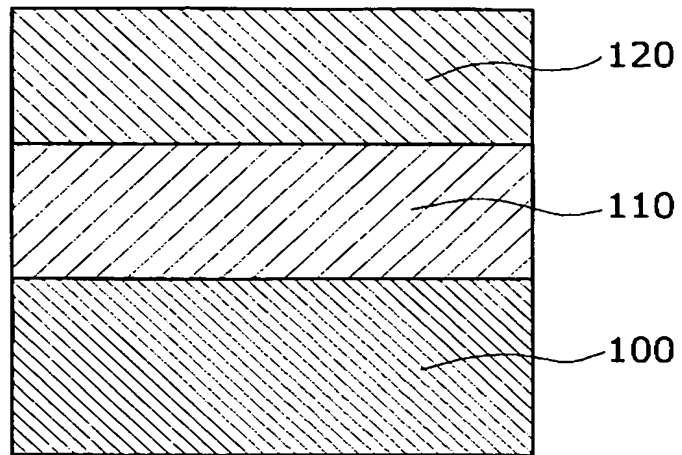
【図6】 同実施例における半導体ヘテロ接合材料のエネルギー構造を示す図である。

【符号の説明】

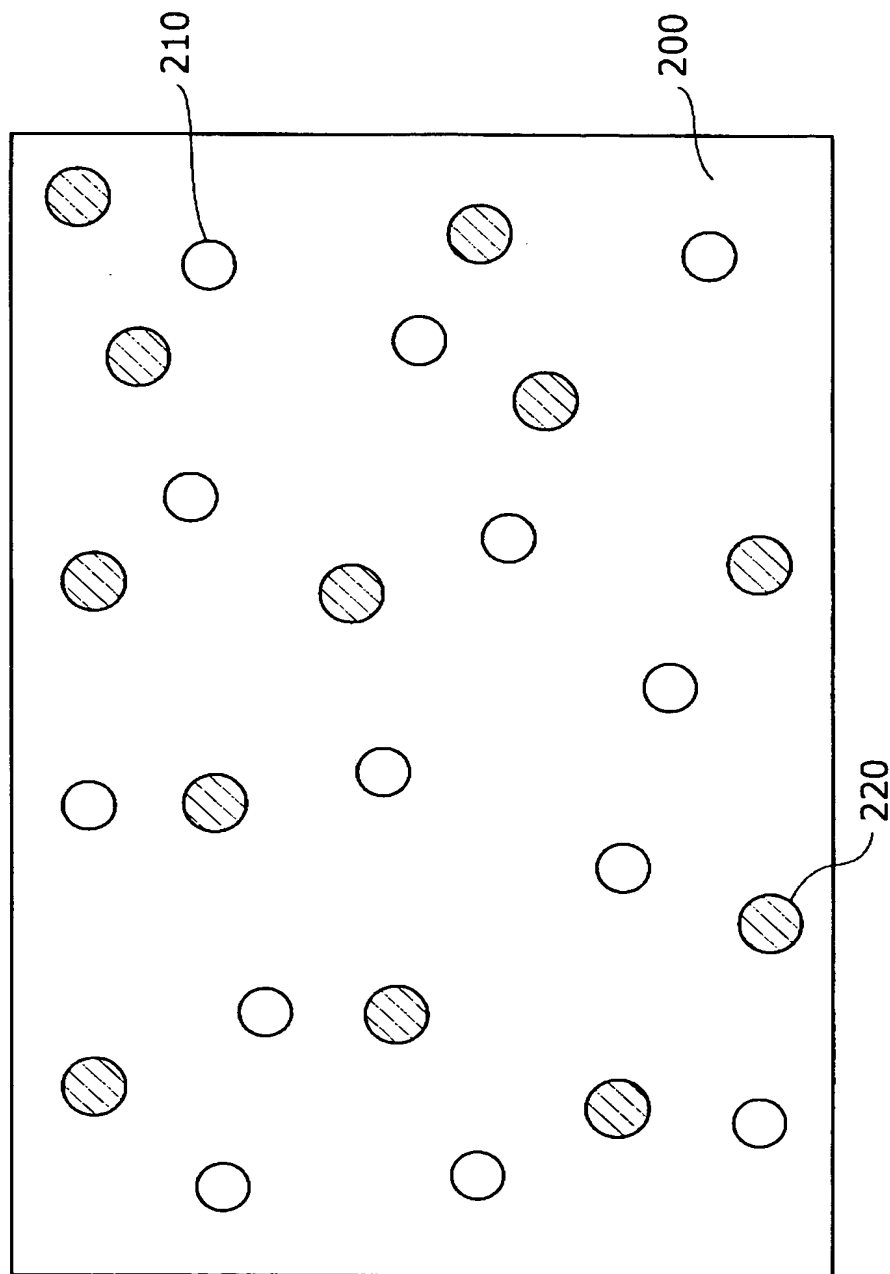
【0048】

| | |
|-----|---------------------------------------|
| 100 | 半導体基板 |
| 110 | p 型半導体層 |
| 120 | 目標材料層 |
| 200 | 母体材料 |
| 210 | アクセプタ元素 |
| 220 | 局在バンド形成元素 |
| 300 | アクセプタ準位 |
| 310 | 局在バンド |
| 510 | Al _x Ga _{1-x} N 層 |
| 520 | GaN 層 |

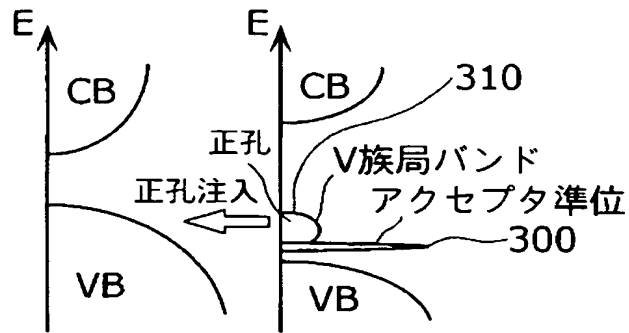
【書類名】 図面
【図 1】



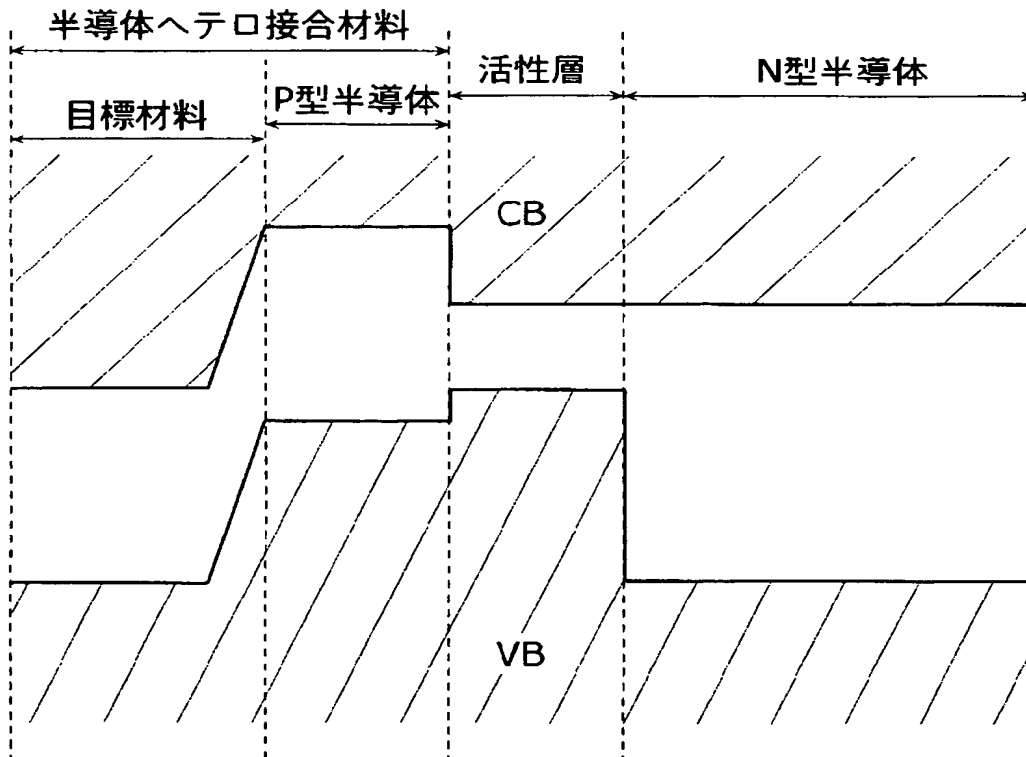
【図 2】



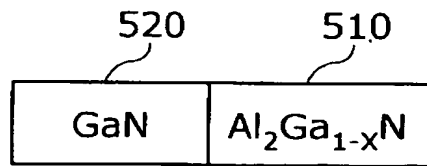
【図 3】



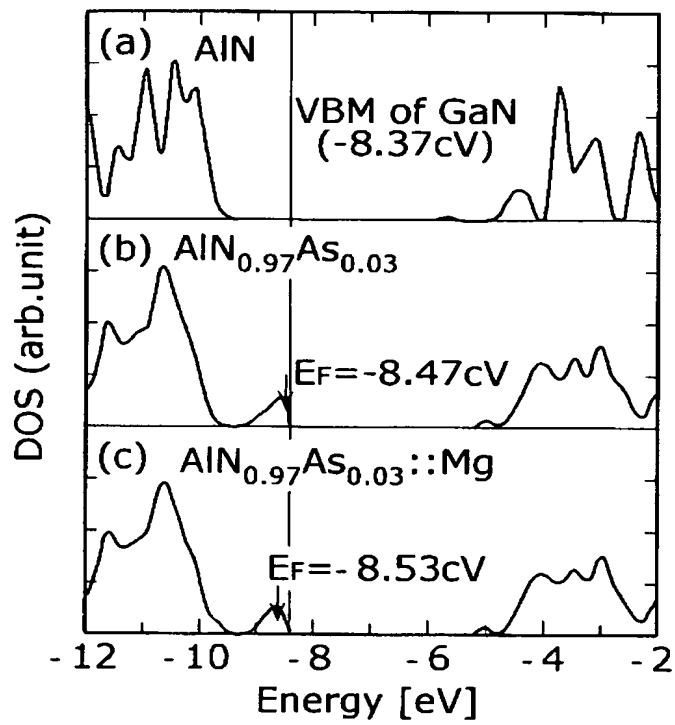
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 半導体ヘテロ接合材料の電流－電圧特性に現れる電気抵抗成分を減少させる半導体ヘテロ接合材料を提供する。

【解決手段】 半導体基板 100 と、半導体基板 100 上に形成され、構成元素の価電子数よりも少ない価電子数を有するアクセプタ元素と、構成元素と同一の価電子数を有し、かつ、構成元素よりも小さい電気陰性度を有する局在バンド形成元素とを含む p 型半導体層 110 と、p 型半導体層 110 上に形成され、構成元素の少なくとも 1 つの元素の電子親和力が p 型半導体層 110 の構成元素の電子親和力よりも小さい目標材料層 120 とからなる半導体ヘテロ接合材料。

【選択図】 図 1

認定・付加情報

| | |
|---------|--------------------------|
| 特許出願の番号 | 特願 2 0 0 3 - 3 0 6 4 5 9 |
| 受付番号 | 5 0 3 0 1 4 3 5 4 9 3 |
| 書類名 | 特許願 |
| 担当官 | 第五担当上席 0 0 9 4 |
| 作成日 | 平成 1 5 年 9 月 1 日 |

< 認定情報・付加情報 >

【提出日】 平成 15 年 8 月 29 日

特願 2 0 0 3 - 3 0 6 4 5 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

| | |
|----------|-----------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 2 8 日 |
| [変更理由] | 新規登録 |
| 住 所 | 大阪府門真市大字門真 1 0 0 6 番地 |
| 氏 名 | 松下電器産業株式会社 |